

使用□□□□□□控制降低功耗

莱迪思半导体白皮书 2012年5月

Lattice Semiconductor 5555 Northeast Moore Ct. Hillsboro, Oregon 97124 USA Telephone: (503) 268-8000 www.latticesemi.com

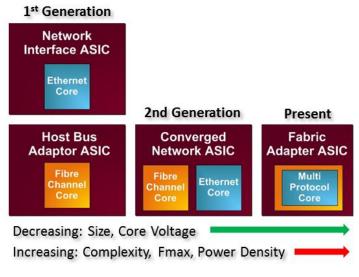
引言

如果您的下一个设计的电路板功耗可以降低 25%到 30%,甚至更多,是不是很理想?对一些设计而言,这一改善是不错的,但对其他的设计而言,如要使用最新的高性能集成电路而使设计具有竞争力,这就是必需的。为什么呢?因为新的 ASIC、SoC 和处理器技术都可以用一句话来概括——它们需要散热!

是什么导致了这个问题? 答案是 IC 技术提高了功耗密度。即使晶体管的尺寸缩小了并且 工作电压更低,但是芯片上晶体管的数量以及它们开关的频率,却以更快的速度在增加。 结果就是和以前相比,在一块较小的电路板区域内,需要更大的散热。

聚合网络适配器的演变

在聚合网络适配器市场,集成的 ASIC 结合了带有以太网处理内核的网络接口卡(NIC)和使用光纤通道处理内核的主机总线适配器(HBA)的功能。图 1 追溯了这些广泛使用的 ASIC 的发展演变过程,从分立功能的集成电路到在一个片上系统上使用带有多种内核的器件,再到今天的架构适配器(Fabric Adapter)ASIC,通过一个集成电路内核,其本身就能够处理多种协议。这一成果得益于比以往任何时候更小的工艺节点和更多的晶体管数量。多个更低的工作电压,以及更高的时钟开关速度,在一块比以往更小的电路板上实现了这样的处理能力。



Saving Power Using Closed Loop Voltage Scaling Control

图 1——聚合网络适配器 ASIC 的发展

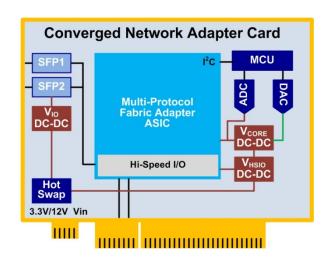
虽然这是一个令人振奋的进步,但是任何技术都有其限制,包括这些功能强大的新的 ASIC。使用这些技术进行集成电路设计的电路板设计师们,现在需要处理比以往更多的 挑战。在小而紧凑的电路板面积的情况下,更高的功耗密度带来的设计挑战包括:

- 高的本地集成□路温度,接近或达到□定的最大□
- 需要散□片或使用其他的散□措施
- 相□器件的工作温度提高

通过电源电压调节进行电源管理的策略

以聚合网络适配器卡为例,使用一项新的技术来降低功耗,就是降低所讨论的 ASIC 中内核的工作电压。这样做的同时确保也满足制造商指定的工作条件。功耗可显著降低,因为功耗约等于器件工作电压的平方。当负载和数字处理条件许可的情况下,高级 ASIC 的Vcore 降低,每块集成电路可节省 30%以上的功耗。这些条件包括 I/O 负载、时钟速度和其他参数,如温度和运行特性。

在适当的情况下,设计电路用于控制 ASIC 的 Vcore 设置,可以改变该电压下的电源 Vout。在图 2 中,一个专用的 MCU 与 ASIC 通信,通过实现闭环微调算法来实时调整 Vcore DC-DC 转换器。MCU 从 DC-DC 测得 Vcore,然后通过外部数模转换器(DAC)产生的一个电压,发送数字校正信号到 DC-DC。



Saving Power Using Closed Loop Voltage Scaling Control

图 2——聚合网络适配器的电压调节解决方案

传统电压调节方法的挑战

实现设置 Vcore 电源为多个值的可用的解决方案的挑战之一是在一个闭环控制配置中需要多个外部元件。电源输出电压的测量会受到可能的地电压变化和单端电压测量技术所造成的误差的双重影响。单端测量的另一个缺点是,它不抗噪。传统的单端测量方法与差分输入传感方法相比,是一种较差的方法,并且结果的精度不会低于 1.5%误差(最低)。其他基于 MCU 的解决方案所面临的挑战包括,需要外部看门狗定时器以确保处理器挂起的情况不会发生。

最后,定制的解决方案是最昂贵的方案,尤其是当需要大量分立的集成电路时。往往被忽视的另一个问题是稳定的闭环微调算法本身的风险和复杂性。MCU 挂起或超过 ADC 或 DAC 范围的条件将导致不可预知的操作。过于保守或者缺少规范值都将对节省功耗无益。

完备的电源管理解决方案

除了准确地为多个工作电压调整 Vcore 电压,一个完整的电路板管理解决方案应提供以下功能:

- □□□□ (所有□源)
- □源定序
- PCIe 要求 3.3V 和 12V □插拔
- SFP 的□源□送控制
- 复位□□生
- 多目□通信的 I2C □接

电源管理集成的优势

当有机会在诸如先进的 CNA ASIC 应用中调节电源电压时,可以随着速度和精度自动调节已编程的电压是十分重要的。为了利用较低的工作电压,调节还必须在时间、温度和工艺变化时保持稳定。使用一个集成的单芯片解决方案,如莱迪思的 Platform Manager 来设置多个 Vcore 值,确保了在上面提到的所有条件下,Vout 值小于 10mV 的最大误差。

由于其可编程性和仿真功能,Platform Manager 器件易于实现和验证精确的操作。差分 传感纳入了这些平台管理产品中,作为标准的功能,使它们不受到由于地电压变化而引起 的误差的影响。

将 DC-DC 设置为一个非常精确的值的一个关键的好处是,在不违反制造商的最低设置或危害可靠的器件操作的情况下,享有最大的功耗节省。换句话说,如果允许一个更低的功率设置,能够利用它是十分重要的,因为这样时钟速率也将降低。任何工作电压高于精确的最低允许值,将无法实现最大的功耗节省,同时也丧失了宝贵的性能余量。Vcore 电源电压精确的闭环设置避免了这个问题,由一个高精度 ADC 和参考电压共同设置,在各种工作条件下,包括电压输入、温度和工艺变化,实现了一个稳定的解决方案。

使用设计软件如莱迪思的 PAC-Designer,简化与各种 DC-DC 转换器的接口设计。所有所需的外部元件(电阻)都是事先进行计算并确定,以实现所有 DC-DC 转换器误差下的最优控制。使用 Platform Manager 的闭环控制,电源 Vout 误差将降低到小于 10mV 最大误差。设计人员只需简单地指定他们希望通过各种 DC-DC 输出得到的工作电压,软件将选择所有必要的外部元件和内部器件设置,以实现外部电源精确的电压微调。由于一系列的设计也要使用各种电源,它们被放置在 DC-DC 元件库中,可以重复使用,进一步简化了设计工作。

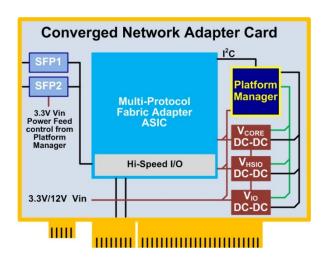


图 3——使用完备的平台管理集成的改进的 CNA 电压调节

一个灵活的 I²C 接口,包括通用 I/O(GPIO),可以通过编程直接与专用的电压调节电路连接,现代电路板上的一些先进的数字处理引擎 ASIC 和其它集成电路中包括这些专用的电压调节电路。一个 Platform Manager 器件可以很容易地接收来自这些先进的 ASIC 的控制信号,无需外接的电源控制器。相反,这个功能将成为器件紧密集成的解决方案的一部分。

###