

パナソニック・エリアセンサからパラレルへの変換ブリッジ

フルHD(1080P)まで対応のパナソニック・エリアセンサ

高精細度イメージの止まるところのないニーズに対応するために、パナソニックは720P対応センサMN34081およびフル1080P対応センサのMN34041を市場投入しました。MN34081とMN34041の精細度とフレームレートが非常に大きいため、標準CMOSパラレルバスより広帯域幅で、かつより低ノイズのインターフェイスが必要です。パナソニックは伝統的なCMOSパラレルインターフェイスを使用するのではなく、差動高速シリアルインターフェースを選択しました。ストリームごとのクロックと共に、MN34081は2ビット幅までのシリアル・データストリーム2系統を、MN34041は最大3ビット幅のシリアル・データストリーム2系統を出力します。各信号はSub-LVDSで、500Mbpsまで動作することができます。

パナソニック・エリアセンサからパラレルインターフェイスへのブリッジ

殆どのISP(Image Signal Processing、画像信号処理) デバイスが伝統的なCMOSパラレル・センサインターフェイスに対応します。これらのパラレルCMOSインターフェイスは、1080Pセンサに対応するISP用との動作に十分な程度に高速です。しばしばISPデバイスはシリアル 接続のインターフェイスに対応しませんので、MN34081 やMN34041シリアルデータをパラレル形式に変換するブリッジデバイスが必要です。不揮発性FPGAである MachXO2-1200™ およびLatticeXP2 $^{\text{TM}}$ -5は、エリアセンサからパラレルへ変換する、効率的で費用対効果に優れたブリッジ・ソリューションを提供します。

主要機能

- 完全な参照デザイン
- パラレルセンサ出力をエミュレートする設計出力バス幅は10ビットまたは12ビット
- フォーマットはそれぞれ500Mbpsまで対応する12ビット/2チャネル/2ポート/60fps、或いは10ビット/2チャネル/3ポート
- 省スペース型8×8mm 132ボールcsBGA封止のブリッジ デバイス。TQFPパッケージも用意。
- 外付けPROMは不要
- パナソニックMN34041センサとTI DM368/385、および HDR-60ベースボードでテスト済み
- パラレルインターフェイスは1.8V、2.5Vまたは3.3V LVCMOSレベルに設定可能



パナソニック MN34081/MN34041センサ

パナソニック・エリアセンサからパラレルインターフェイス・ブリッジのブロック図 CLKA PLL CLK DIV CLK_OUT 10-12 データストリームA PAR_DOUT シンボル検出 とストリーアライン フレーマ F_VALID データストリームB | シリパラ変換 L_VALID CLKB ___

www.latticesemi.com/sensorbridge で無償の参照デザインをダウンロードしてください

アプリケーションサポート

1-800-LATTICE (528-8423) +1-503-268-8001 techsupport@latticesemi.com www.latticesemi.co.jp

Copyright © 2012ラティスセミコンダクター株式会社 Lattice Semiconductor、L (stylized) Lattice Semiconductor Corp.、Lattice (design)およびLatticeXP2およびMachXO2はアメリカ合衆国、またその他の国におけるLattice Semiconductor Corporationの登録商標か商標のいずれかです。本カタログで用いられているその他の製品名は、識別目的のためであり、それぞれ各会社の登録商標であり得ます。